

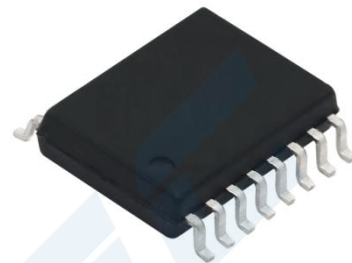
TDA51S485HC

SOIC16 封装 RS485 半双工隔离收发器

特点

- 超小，超薄，芯片级 SOIC16 封装
- 符合 TIA/EIA-485-A 标准
- 宽供电电源范围 3.15V 至 5.5V
- 集成高效隔离电源，具有过载和短路保护
- I/O 电压范围支持 3.3V 和 5V 微处理器
- 隔离耐压高达 5000Vrms
- 总线静电防护能力高达 6kV(HBM)/±15kV(接触放电)
- 通讯速率 500kbps
- 高共模瞬态抗扰度 150kV/μs (典型值)
- 纳秒级通讯延时
- 1/8 单位负载，总线负载能力高达 256 节点
- 总线失效保护
- 总线驱动短路保护
- 工业级工作温度范围：-40°C to +105°C

产品外观



应用范围

- 工业自动化
- 楼宇自动化
- 智能电表
- 远距离信号交互、传输

功能描述

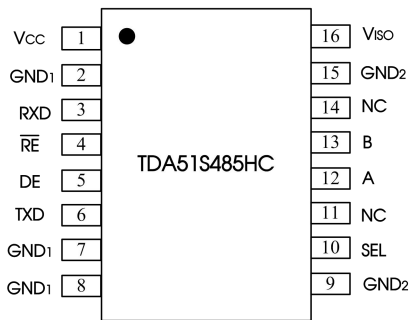
TDA51S485HC 是为 RS-485 总线网络设计的一款隔离型半双工增强型收发器，具有高电磁抗扰度和低辐射特性，且完全符合 TIA/EIA-485-A 标准。总线接收器采用 1/8 单元负载设计，其总线负载能力高达 256 个节点单元，满足多节点设计需求。总线传输速率可达 500kbps。

TDA51S485HC 器件具有高绝缘能力，有助于防止数据总线或其他电路上的噪声和浪涌进入本地接地端，从而干扰或损坏敏感电路。高 CMTI 能力可以保证数字信号的正确传输。更在传统 IC 基础上重点加强 A、B 引脚可靠性设计，其中包括驱动器过流保护，增强型 ESD 设计等，其 A、B 端口 ESD 承受能力可达 6kV (HBM) 及 ±15kV (接触放电)。

目录

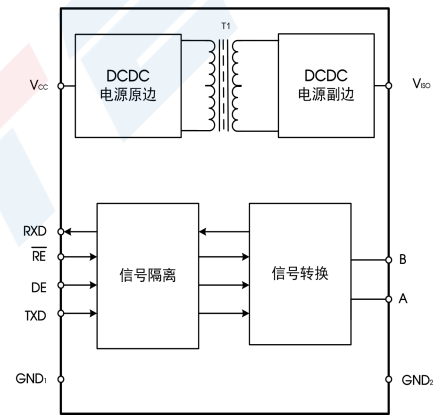
1 首页.....	1	3.4 传输特性.....	5
1.1 特点及外观.....	1	3.5 物理特性.....	6
1.2 应用范围.....	1	4 参数测量电路.....	6
1.3 功能描述.....	1	5 工作描述及功能.....	7
2 引脚封装及描述.....	2	6 应用电路.....	7
3 IC 相关参数.....	3	7 使用建议.....	7
3.1 极限额定值.....	3	8 订购信息.....	8
3.2 推荐工作参数.....	3	9 封装信息.....	9
3.3 电学特性.....	4	10 包装信息.....	10

引脚封装



注：所有 GND₁ 内部是相连的；
所有 GND₂ 内部是相连的。

内部框图



真值表

字母	描述
H	高电平
L	低电平
X	无关
Z	高阻抗

表 1. 驱动器真值表

TXD	DE	输出	
		A	B
H	H	H	L
L	H	L	H
X	L	Z	Z
X	OPEN	Z	Z
OPEN	H	H	L
X	X	Z	Z

表 2. 接收器真值表

差分输入 $V_{ID} = (V_A - V_B)$	RE	RXD
$-0.02\text{ V} \leq V_{ID}$	L	H
$-0.2\text{ V} < V_{ID} < -0.02\text{ V}$	L	不确定的
$V_{ID} \leq -0.2\text{ V}$	L	L
X	H	Z

X	Open	Z
开路	L	H
短路	L	H
总线空闲	L	H

注：

- ①驱动状态时RE 引脚接高电平；
- ②接收状态时DE 引脚接低电平；

引脚描述

引脚编号	引脚名称	功能描述
1	V _{CC}	逻辑侧供电引脚。靠近该引脚须接入 0.1uF 和 10uF 陶瓷电容到逻辑侧参考地 (GND ₁)。
2	GND ₁	逻辑侧参考地。
3	RXD	接收器信号输出引脚。
4	$\overline{\text{RE}}$	接收器使能引脚。 $\overline{\text{RE}}$ 为低电平, 当 (A - B) ≥ -20mV, RXD 输出为高电平, 当 (A - B) ≤ -200mV, RXD 输出为低电平。
5	DE	驱动器使能引脚。当 DE 为高电平时, 驱动器输出使能; 当 DE 为低电平时, 驱动器输出为高阻抗; 当 DE 为低电平, 且 $\overline{\text{RE}}$ 为高电平时, 进入关断模式。
6	TXD	驱动器输入引脚。
7	GND ₁	逻辑侧参考地。
8	GND ₁	逻辑侧参考地。
9	GND ₂	总线侧参考地。
10	SEL ¹	隔离电源 V _{ISO} 输出电压选择引脚。
11	NC	无功能引脚, 可悬空。
12	A	RS485 总线 A 线引脚。
13	B	RS485 总线 B 线引脚。
14	NC	无功能引脚, 可悬空。
15	GND ₂	总线侧参考地。
16	V _{ISO}	隔离电源输出。靠近该引脚须接入 0.1uF 和 10uF 陶瓷电容到总线侧参考地 (GND ₂)。

注：当 SEL 接到 V_{ISO} 时, V_{ISO}=5V。当 SEL 接到 GND₂ 或者悬空时, V_{ISO}=3.3V。当 V_{CC} 电压为 3.3V 时, SEL 只能接地或者悬空; 当 V_{CC} 电压为 5V 时, SEL 不受限制。

极限制定值

下列数据是在自然通风, 正常工作温度范围内测得 (除非另有说明)。

参数	单位
供电电压, V _{CC}	-0.5V to +6V
输出电压 V _{in}	-0.5V to V _{CC} +0.5V
输出电流 I _o	-20mA to +20mA
结温 T _J	< 150°C
工作温度范围	-40°C to +105°C
存储温度范围	-65°C to +150°C

若超出“极限制定值”表内列出的应力值, 可能会对器件造成永久损坏。长时间工作在极限制定条件下, 器件的可靠性有可能会受到影响。所有电压值都是以参考地(GND)为参考基准。最大电压不得超过 6V。

推荐工作参数

符号	推荐工作条件	最小值	典型值	最大值	单位
V _{CC}	供电电压	3.15	3.3	5.5	V
V _I	A, B 引脚电压	-7		12	
V _{ID}	A, B 差分输入电压	-12		12	
V _{IH}	高电平输入电压	2			
V _{IL}	低电平输入电压			0.8	

符号	推荐工作条件	最小值	典型值	最大值	单位
T _A	工作环境温度	-40	25	105	°C
DR	传输速率			500	kbps

电气特性

符号	参数	测试条件	最小值	典型值	最大值	单位
驱动器特性						
V _{OD}	差分驱动输出	空载, SEL 为低电平或 悬空	3.09	3.35	3.62	V
		空载, SEL 为高电平	4.50	5.07	5.43	
		R _L =54Ω图 7, SEL 为低电平或 悬空	1.17	1.4		
		R _L =54Ω图 7, SEL 为高电平	1.9	2.5		
V _{OD3}	差分输出 (带负载) 电压	V _{IEST} 从-7V 到 12V, 图 6	1	1.4		
ΔV _{OD}	驱动器差分输出电压变化量	空载, 图 7	-0.2		0.2	
V _{OC}	稳态共模输出电压	R _L =54Ω, 或 R _L =100Ω 图 7	1		3	
ΔV _{OC}	两个状态共模输出电压增量	R _L =54Ω, 或 R _L =100Ω 图 7			0.2	
V _{IH}	高电平输入电压	TXD, DE, RE	2			
V _{IL}	低电平输入电压	TXD, DE, RE			0.8	
I _{IL}	输入漏电流	TXD, DE, RE=0 或 1	-20		20	uA
I _{oz}	高阻输出漏电流(A, B)	DE=0, RE=0, V _{CC} =0 或 5V, V _{IN} =12V		60	100	uA
		DE=0, RE=0, V _{CC} =0 或 5V, V _{IN} =-7V	-100	-60		
I _{OS1}	驱动器短路电流(V _O =HIGH)	DE= RE=1, TXD=1, V _A =-7 V, V _B =12 V	29	44	62	mA
I _{OS2}	驱动器短路电流(V _O =LOW)	DE= RE=1, TXD=0, V _A =-7 V, V _B =12 V	29	44	62	mA
CMTI	共模瞬变抗扰度	V _{CM} = 1200V;图 12	100	150		kV/μS
C _i	输入电容	V _I = V _{CC} / 2 + 0.4×sin(2πft), f = 1 MHz, V _{CC} = 5 V		2		pF
接收器特性						
V _{IT(+)}	正向差分输入阈值电压	-7 V ≤ V _{CM} ≤ +12 V		-100	-20	mV
V _{IT(-)}	负向差分输入阈值电压	-7 V ≤ V _{CM} ≤ +12 V	-200	-130		mV
V _{hys}	回滞电压 (V _{IT+} - V _{IT-})	-7 V ≤ V _{CM} ≤ +12 V		30		mV
V _{OH}	RXD 高电平输出电压	I _{OUT} = 4 mA, V _A - V _B = 0.2 V	V _{CC} - 0.4	V _{CC} - 0.2		V
V _{OL}	RXD 低电平输出电压	I _{OUT} = -4 mA, V _A - V _B = -0.2 V		0.2	0.4	V
I _i	总线输入电流	V _A or V _B = 12V, 其它输入引脚接 0V		0.04	0.1	mA
		V _A or V _B = 12V, 关闭电源, 其它输入引脚接其它输入引脚接 0V		0.06	0.13	
		V _A or V _B = -7V, 其它输入引脚接 0V	-0.1	-0.04		
		V _A or V _B = -7V, 关闭电源, 其它输入引脚接其它输入引脚接 0V	-0.1	-0.03		
I _{IH}	输入高电平漏电流 RE	V _{IH} =2V			20	uA
I _{IL}	输入低电平漏电流 RE	V _{IH} =0.8V	-20			
R _{ID}	差分输入阻抗(A,B)	-7 V ≤ V _{CM} ≤ +12 V	384	430	478	kΩ
C _D	差分输入电容	输入 f = 1.5 MHz, V _{pp} =1V 正弦信号, 通过 A 和 B 测量 C _D		7		pF
C _i	输入到地电容	V _I = 0.4 × sin(2πft), f = 1MHz		2		pF
供电及保护特性						
V _{ISO}	隔离电源输出电压	V _{CC} =5V, A 和 B 之间没有负载电阻, SEL=0 或悬空	3.17	3.35	3.53	V
		V _{CC} =5V, A 和 B 之间没有负载电阻, SEL=1	4.50	5.07	5.43	V

I _{CC}	逻辑侧供电电流	A 和 B 之间没有负载电阻, V _{CC} =3.3V, RE=0, DE=1, DI=0, SEL=0	10	15	19	mA
		A 和 B 之间没有负载电阻, V _{CC} =5.0V, RE=0, DE=1, DI=0, SEL=0	9	13	17	
		A 和 B 之间没有负载电阻, V _{CC} =5.0V, RE=0, DE=1, DI=0, SEL=1	13	17	21	
		A 和 B 之间的负载电阻为 54Ω, V _{CC} =3.3V, RE=0, DE=1, DI=0, SEL=0	62	69	76	
		A 和 B 之间的负载电阻为 54Ω, V _{CC} =5V, RE=0, DE=1, DI=0, SEL=0	45	49	53	
		A 和 B 之间的负载电阻为 54Ω, V _{CC} =5V, RE=0, DE=1, DI=0, SEL=1	90	96	102	
		A 和 B 之间的负载电阻为 100Ω, V _{CC} =3.3V, RE=0, DE=1, DI=0, SEL=0	50	55	60	
		A 和 B 之间的负载电阻为 100Ω, V _{CC} =5V, RE=0, DE=1, DI=0, SEL=0	43	48	53	
		A 和 B 之间的负载电阻为 100Ω, V _{CC} =5V, RE=0, DE=1, DI=0, SEL=1	69	74	79	
		A 和 B 之间的负载电阻为 120Ω, V _{CC} =3.3V, RE=0, DE=1, DI=0, SEL=0	45	50	55	
		A 和 B 之间的负载电阻为 120Ω, V _{CC} =5V, RE=0, DE=1, DI=0, SEL=0	32	36	40	
		A 和 B 之间的负载电阻为 120Ω, V _{CC} =5V, RE=0, DE=1, DI=0, SEL=1	69	68	72	
ESD	HBM 模式	A、B 引脚对 GND ₁			±6	kV
		A、B 引脚对 GND ₂			±8	kV
		其他引脚			±6	kV
	接触放电模式	A、B 引脚对 GND ₂			±15	kV
V _{IO}	隔离电压				5000	V _{rms}
R _{IO}	绝缘阻抗		1			GΩ

注：ESD 指标为不带电测试规格。

符号	参数	测试条件	最小值	典型值	最大值	单位
-	传输速率	占空比 40% ~ 60%			500	kbps
T _{PHL} , T _{PLH}	驱动器传输延时	R _{DIFF} =54Ω, L ₁ =C _{L2} =50pF 图 8 图 11		16	48	ns
T _{PHL} -T _{PLH}	驱动器差分输出延时偏移			3	12.5	ns
T _R , T _F	驱动器输出上升延时、下降延时			12	25	ns
t _{PZH} / t _{PZL}	驱动关闭使能传播延迟			28	90	ns
t _{PHZ} / t _{PLZ}	驱动开启使能传播延迟			28	90	ns
T _{PHL} , T _{PLH}	接收器传输延时	C _L = 15pF, 图 9		80	165	ns
T _{PHL} -T _{PLH}	接收器传输延时偏移			15	30	ns
T _R , T _F	接收器输出上升延时、下降延时			2.5	4	ns
t _{PLH}	接收关闭使能传播延迟, 输出低电平至高电平时间	R _{DIFF} =54Ω C _{L1} =C _{L2} =50pF 图 9 图 10		28	90	us
t _{PHL}	接收使能传播延迟时间, 输出高电平至低电平时间			43	52	us

物理特性

参数	数值	单位
重量	0.4(Typ.)	g

参数测试电路

注意：测试条件负载电容包括测试探头及测试夹具寄生电容（无特殊说明）。测试信号上升及下降沿 <math>< 6\text{ns}</math>，频率 100kHz，占空比 50%。阻抗匹配 $Z_0 = 54\Omega$ （无特殊说明）。

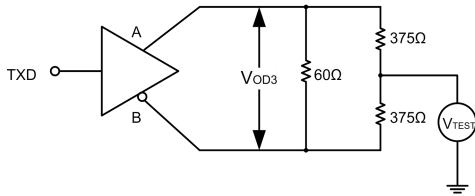


图6. 共模输出测试电路

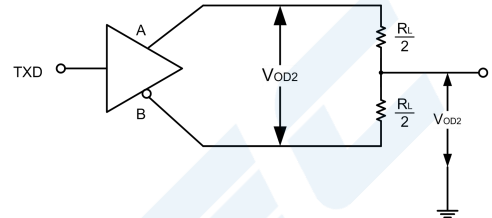
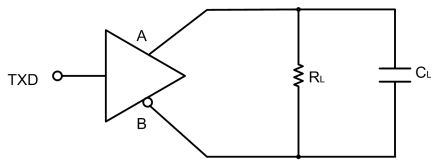
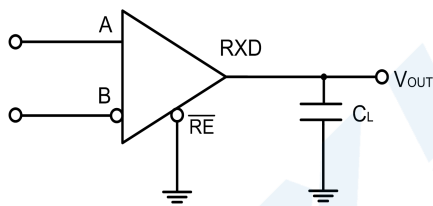
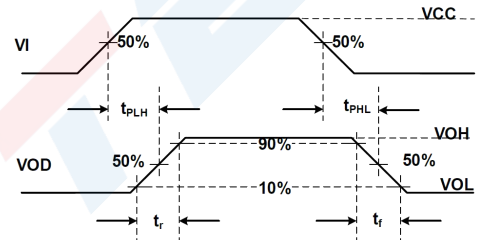


图7. 差分输出测试电路



注：CL 包含夹具及仪器寄生电容

图8. 发送延时测试电路



注：CL 包含夹具及仪器寄生电容

图9. 接收延时测试电路

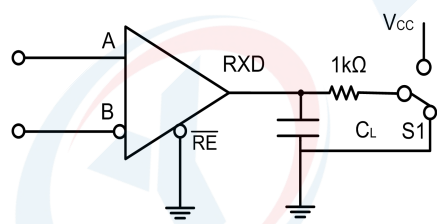
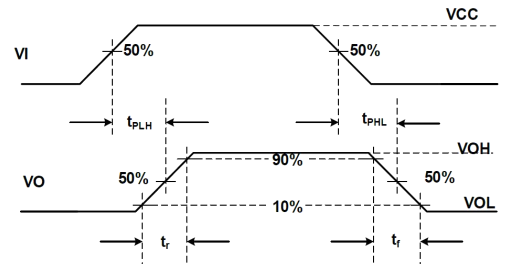
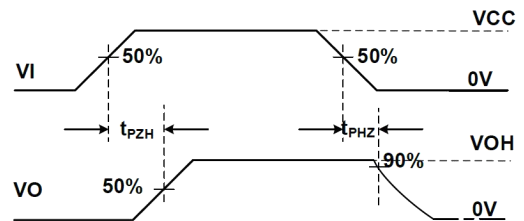
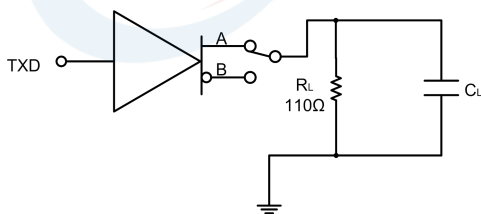
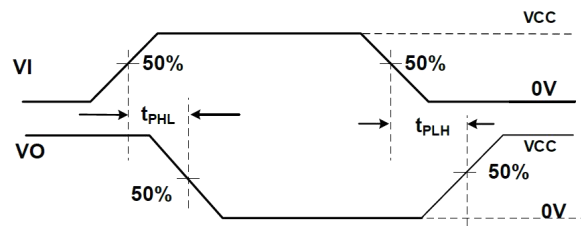
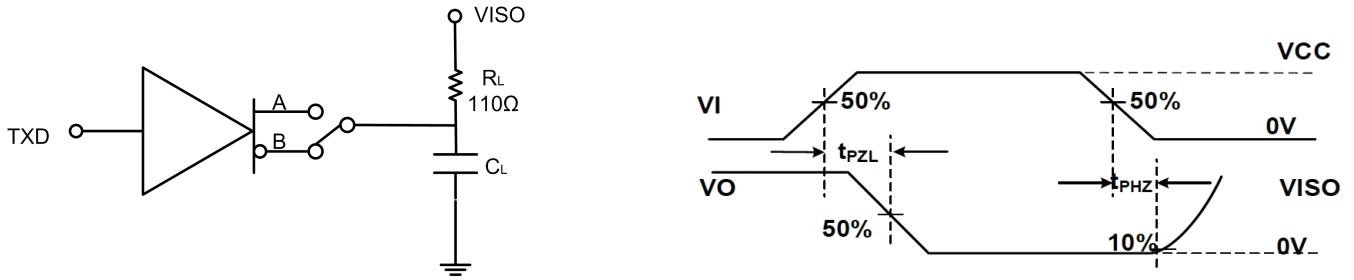


图10. 接收开启、关闭时间测试电路





注：CL 包含夹具及仪器寄生电容

图 11. 驱动开启、关闭时间测试电路

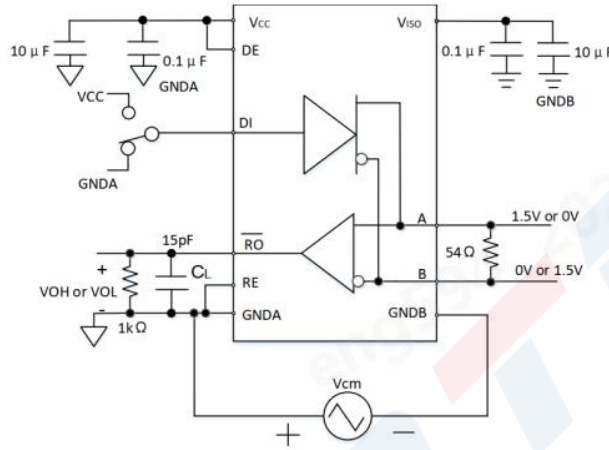


图 12. CMTI 测试电路

工作描述及功能

TDA51S485HC 是一款带隔离电源的半双工 RS485 隔离收发器。每个收发器里除了包含一个隔离电源外，还包含一个驱动器和一个接收器。该收发器具备总线失效保护功能，当接收器输入开路、短路或者当总线处于空闲状态时，能保证接收器输出为高电平。具有失效安全，过流保护和过热保护功能。

总线失效保护：接收器输入短路或开，挂在终端匹配总线上的所有驱动均处于禁用状态时（idle），TDA51S485HC 产品 可确 保接收器输出逻辑高电平。这是通过将接收器输入门限分别设置为 -200mV 和+50V 实现的。若差分接收器输入电压(A-B)≥+50mV RO 为逻辑高电平 若电压 (A-B)≤-200mV，RO 为逻辑低电平。当挂在终端匹配总线上的所有发送器都禁用时，接收器差分输入电压将通过终端阻拉至 0V。依据接收器门限，可实现具有 50 mV 最小噪声容限的逻辑高电平。-200mV 至+50mV 门限电压是符合 EIA/TIA-485 标准的。

总线负载能力（256 节点）：标准的 RS485 接收器输入阻抗定义为 12kΩ（1 个单位负载）。一个标准的 RS485 驱动器可以驱动至少 32 个单位负载。TDA51S485HC 的总线接收器按 1/8 单位负载设计，其输入阻抗大于 96kΩ。因此，总线能允许接入更多的收发器（高达 256 个）。TDA51S485HC 也可与其他 32 个单位负载的标准 RS485 收发器混合使用（接收器累计不能超过 32 个单位负载）。

驱动器输出保护：TDA51S485HC 通过两种机制避免故障或总线冲突引起输出电流大和功耗高。第一，过流保护，在整个共模压范围内提供快速短路保护。第二，热关断电路，当管芯温度超过过温阈值 时(160°C 典型值)，强制驱动器输出进入低电平。

应用电路

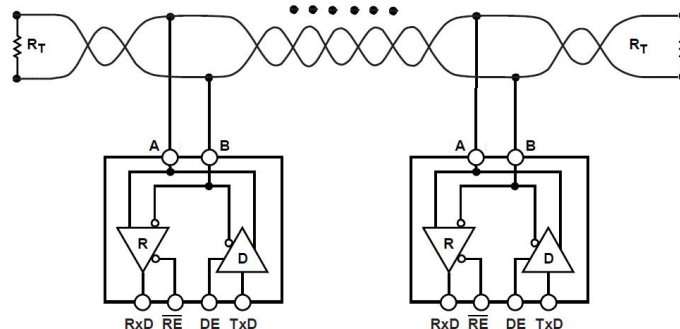


图 13. 典型应用电路（半双工网络拓扑结构）

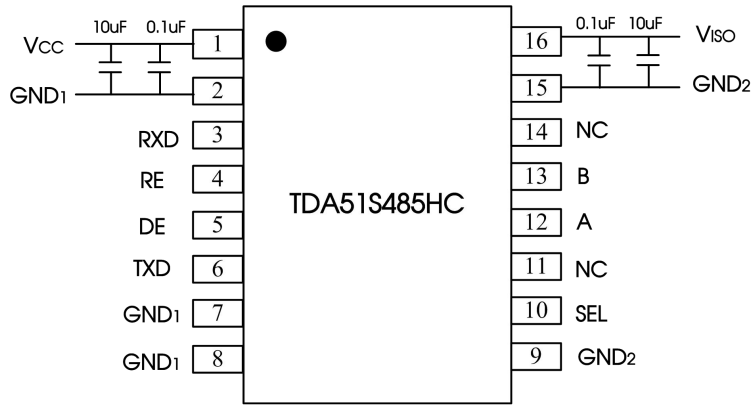


图 14. 典型应用图

PCB 设计说明：

1、VCC 与 GND1、VISO 与 GND2 的去耦电容及储能电容应尽可能摆放在靠近芯片引脚的位置，已减少环路面积和 PCB 走线的寄生电感。一般应控制在 2mm 以内。去耦电容放在靠近芯片的位置，储能电容放在外侧。如下图 14-1 所示。

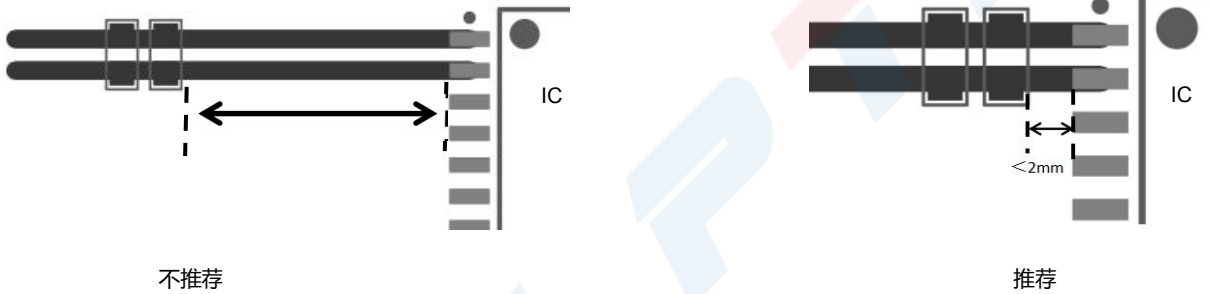


图 14-1

2、布线时应设计电源线宽至少 0.5mm。

3、当需要在供电电源线和地线中放置过孔时，过孔的位置应在电容相对芯片引脚的外侧，而非放置在电容与芯片之间，如下图 14-2 所示，以减少过孔寄生电感的影响。



图 14-2

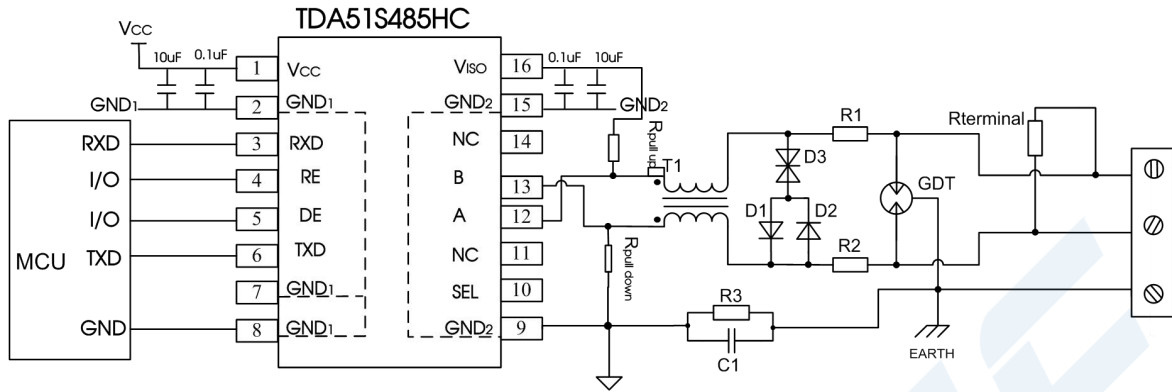


图 15. 端口保护推荐电路

参数说明:

标号	选型	标号	选型
R3	1MΩ	R1, R2	2.7Ω/2W
C1	1nF, 2kV	D1, D2	1N4007
T1	ACM2520-301-2P	D3	SMBJ8.5CA
GDT	B3D090L	R _{terminal}	120 Ω

由于模块内部 A/B 线自带 ESD 保护, 因此用户一般在应用于环境良好的场合时无需再加 ESD 保护器件。但如果应用环境比较恶劣(如高压电力、雷击等环境), 那么建议用户一定要在模块 A/B 线端外加 TVS 管、共模电感、气体放电管、屏蔽双绞线或同一网络单点接大地等保护措施。因此, 推荐应用电路如图 15 所示, 推荐参数如上表所示。推荐电路图和参数值只做参考, 请根据实际情况来确定是否需要电路图中的器件和适当的参数值。

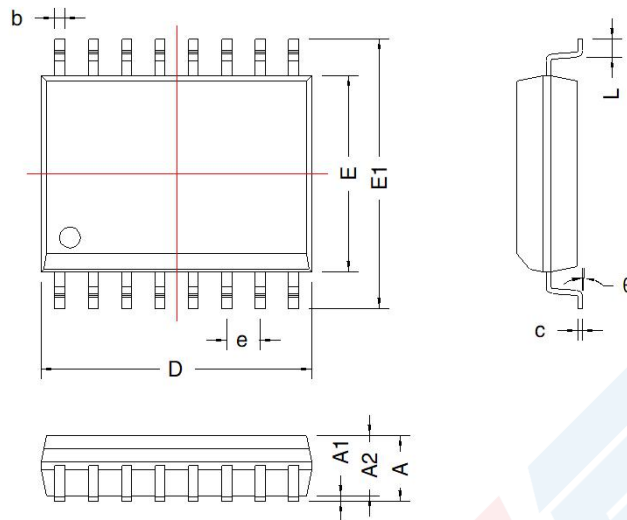
注: R_{terminal} 根据实际应用情况选择。

使用建议

为保持 A-B 总线空闲稳定性, 需要在总线端至少一处节点将 A 上拉至 V_{ISOIN}, 将 B 下拉至 GND₂, 同时整体网络的上下拉电阻其并联值为 380Ω~420Ω(0.2W)。

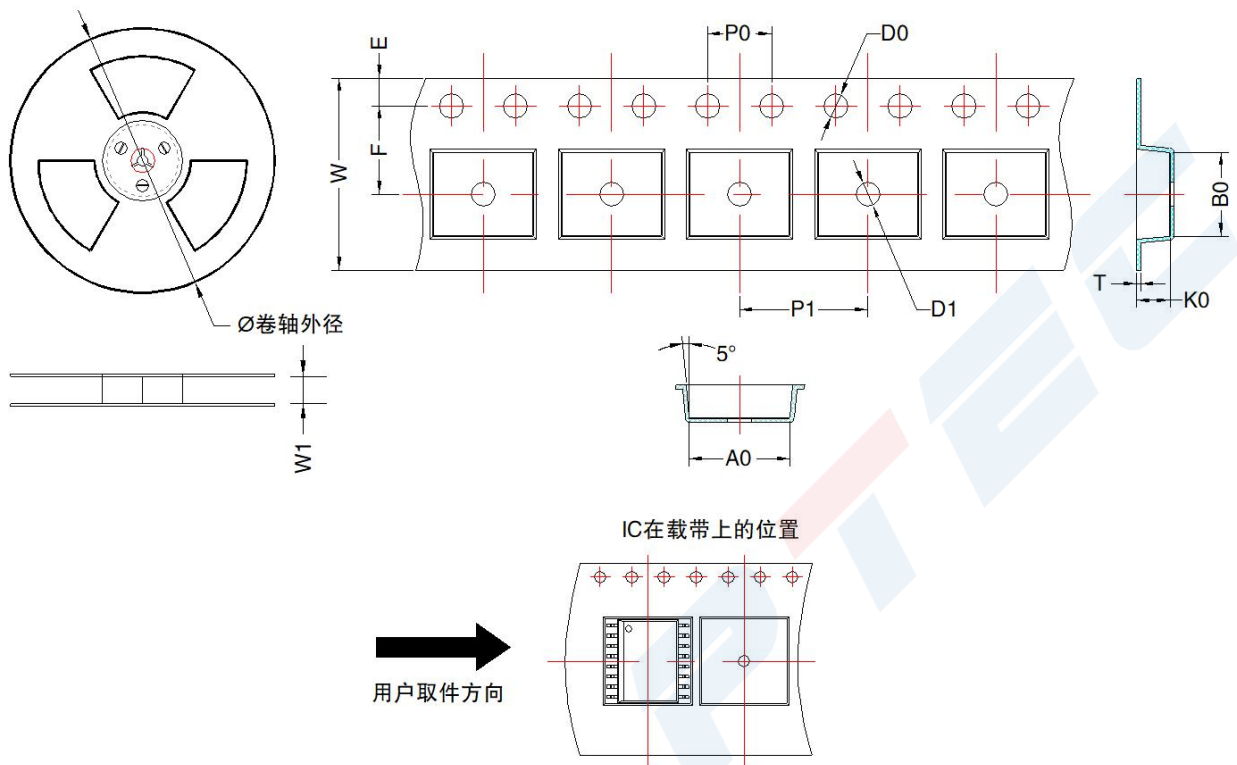
订购信息

产品型号	封装	引脚数	丝印	包装
TDA51S485HC	SOIC	16	TDA51S485HC	1k/盘



SOIC-16				
标识	尺寸(mm)		尺寸(inch)	
	Min	Max	Min	Max
A	2.35	2.65	0.093	0.104
A1	0.10	0.30	0.004	0.012
A2	2.25	2.35	0.089	0.093
D	10.2	10.4	0.402	0.409
E	7.4	7.6	0.291	0.299
E1	10.1	10.5	0.340	0.413
L	0.55	0.85	0.022	0.033
b	0.35	0.43	0.014	0.017
e	1.27TYP		0.05TYP	
c	0.15	0.30	0.006	0.012
θ	0°	8°	0°	8°

包装包信息



器件型号	封装类型	MPQ	卷轴外径 (mm)	卷轴宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	T (mm)	W (mm)	E (mm)	F (mm)	P1 (mm)	P0 (mm)	D0 (mm)	D1 (mm)
TDA51S485HC	SOIC-16	1000	330.0	16.4	10.9±0.2	10.7±0.2	3.2±0.2	0.3±0.05	16.0±0.3	1.75±0.1	10.5±0.1	12.0±0.1	4.0±0.1	1.5±0.1	1.5±0.1